

6 章 順序 (F F) 回路とその実験

1 順序回路とその種類

順序回路の動作は、『現在の入力と共に、過去の入力の状態によって決まっている回路状態とによって、出力の状態が決まる回路』です。

そこで過去の状態を保持するために、なんらかの記憶機能が必要になります。

「記憶機能」とは、入力によって決まった『ある状態』を、入力がなくなっても保持し続ける機能のことをいいます。

この機能を実現する基本回路として、フリップ-フロップがあります。

ここでは、フリップ-フロップの種類とその動作について学びます。

(1) フリップ-フロップ : F F (Flip-Flop Circuit)

フリップ-フロップとは、シーソーがパタンパタンするように、状態が変化する様からきています。

また、F F は別名「双安定マルチバイブレイター」といい、その名前の通り、2つの安定状態を持っています。すなわち、1つの入力信号で、ある状態にセットされると、次の入力信号が与えられるまでその状態を保ち続け、次に入力信号がくると、別の状態にセットされ、また新たな状態を保ち続けます。

T T Lゲートで構成される F F の基本回路は、図 6-1 のように2つの N O Tゲートで構成され、次のように動作します。

- ① # 1 の入力… H の時、その出力… L となります。その L が # 2 の入力になり、# 2 の出力… H となります。
その出力… H が # 1 の入力に戻して接続していますが、丁度初めの入力と同じになり、その後は変化しません。したがって、この状態で安定します。これが第一の安定状態となります。

- ② # 1 の入力… L の時も、同様に # 1 の出力… H、# 2 の入力… H、# 1 の出力… L となり、これらが # 1 の入力に戻して接続していますが、① と同様初めの入力と同じになり、その後は変化しません。したがって、この状態で安定し、第二の安定状態になります。

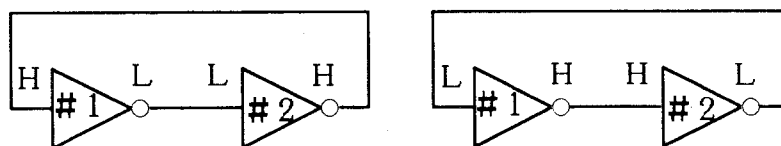


図 6-1 F F 基本回路とその動作

このように、2つの N O Tゲートで構成された F F 基本回路は、2つの安定状態 (記憶機能) を持ちます。

しかしこのままでは、外部から入力信号を加えることができません。

実際の回路では、外部から記憶させる信号を加えることができるようになっており、その方法によって各種の F F があります。

(2) フリップ-フロップの種類

FFには次のような種類があります。

- ・RSフリップフロップ
- ・Tフリップフロップ
- ・Dフリップフロップ
- ・JKフリップフロップ

それぞれのFFのについて簡単にその特徴と応用について学びます。

① RS-FF (Reset Set FF)

RS-FFは、RSラッチともよばれ、データの一時記憶として用いられ、また、他のあらゆるフリップフロップの基本回路です。図6-2はNANDゲートによるRS-FFと表6-1はその真理値表です。

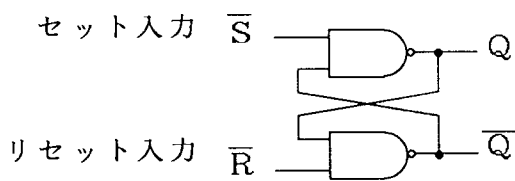


図 6-2 RS-FF

表6-1 RS-FFの真理値表

| \bar{S} | \bar{R} | Q | \bar{Q} | 動作 |
|-----------|-----------|-----|-----------|------|
| 1 | 1 | 変化無 | | 記憶保持 |
| 1 | 0 | 0 | 1 | リセット |
| 0 | 1 | 1 | 0 | セット |
| 0 | 0 | 1 | 1 | 禁止入力 |

RS-FFの真理値表の中で、 \bar{R} 端子は0を入力すると出力: Qをリセット…0…する入力端子であり、 \bar{S} 端子は0を入力すると出力: Qをセット…1…する入力端子です。

特に注意することは、 \bar{R} 端子、 \bar{S} 端子を同時に0 ($\bar{R} = \bar{S} = 0$) としてはいけません。

また、RS-FFの応用として、チャタリング防止回路として使われます。チャタリングとは、押しボタンスイッチやリレーなどのように機械的接点を持つスイッチにおいて、スイッチを「ON」にした時、接点が一度で接続されず、何度か「着いたり離れたり」を繰り返したのち、接点がつきます。この現象をチャタリング現象といい、この現象は、スイッチを「ON」した直後の過渡的な状態なので、人間にとっては問題ありませんが、高速で動作をするデジタルIC回路では、誤動作の原因になります。

この現象を抑えるために、RS-FFが用いられます。

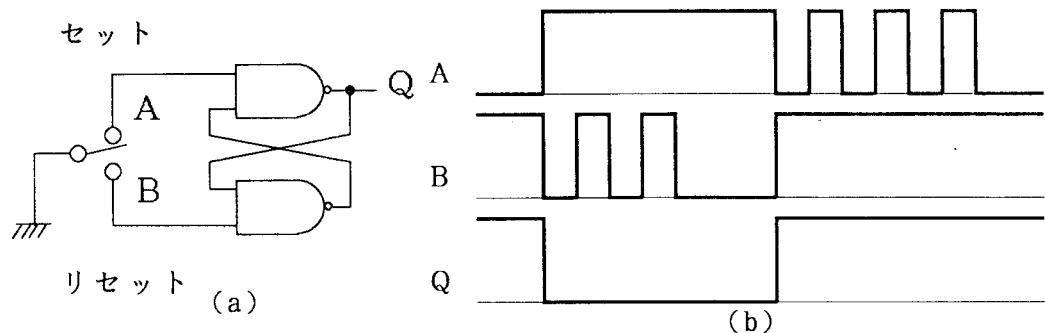


図 6-3 チャタリング防止回路

② T-FF (Trigger FF)

T-FFは、入力端子：Tは1つしかなく、最も簡単なフリップフロップです。

トリガとは、銃やピストルの引き金のことです。引き金を引くと銃の弾が飛び出すように、T-FFの入力端子：Tにトリガ・パルスを与えると、そのフリップフロップは、出力の状態を反転させます。

その反転するタイミングは、トリガ・パルスの立ち上がりで反転するタイプ（ポジティブ・エッジ・トリガ形）、トリガ・パルスの立ち下がり反転するタイプ（ネガティブ・エッジ・トリガ）があります。

それらは、図 6-4 のような記号で、それぞれを区別しています。

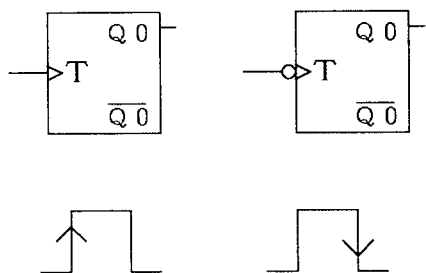


図 6-4 T-FF

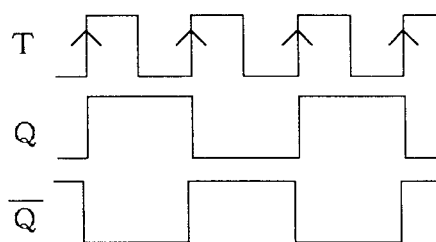


図 6-5 T-FFのタイムチャート

また、T-FFの動作は、図 6-5（タイムチャートという）のように2つのトリガ・パルスが 入力端子：T に加わると、1つの出力パルスがでるので、2進カウンタ（計数器）の基本回路です。

③ D-FF (Delay F.F, Data F.F)

D-FFの「D」は、Delay（遅延）または Data（データ）からきたもので、図 6-6 からわかるように、クロック・パルスに同期して、それ以前の状態を記憶することができます。

D-FFの応用は、主としてレジスタ（一時記憶装置）として利用されています。

表 6-2 D-FF の
真理値表

| | |
|---|-------|
| D | Q_n |
| 0 | 0 |
| 1 | 1 |

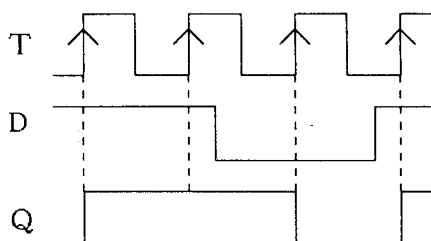
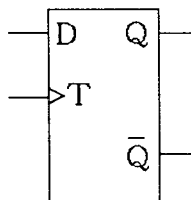


図 6-6 D-FF のタイムチャート

④ JK-FF

JK-FFは、入力端子：J，K，TをもったFFで、そのJ，Kの入力の設定によって、広い範囲の動作をさせることができます。すなわち、他のフリップフロップに簡単に交換することができるので、フリップフロップの王様と言われます。

表 6-3 は、JK-FFの「真理値表」です。

真理値表から、RS-FFと同様の動作をしますが、異なる点はJ，Kがともに「1」になることができることです。

さらにその動作は、クロックパルスの「エッジ」で状態を変化する（T-FFのように）ことができます。

表 6-3 JK-FF の真理値表

| T | J | K | Q | 動作 |
|---|---|---|----------------|------|
| ↓ | 0 | 0 | Q ₀ | 反転無 |
| ↓ | 0 | 1 | 0 | リセット |
| ↓ | 1 | 0 | 1 | セット |
| ↓ | 1 | 1 | \bar{Q}_0 | 反転 |

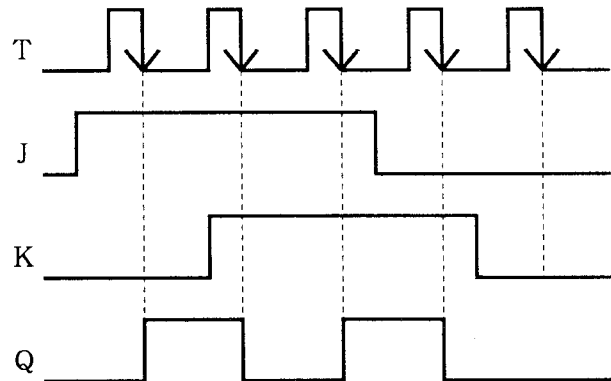


図 6-7 JK-FFのタイムチャート

JK-FFの応用として、「D-FF」を構成するには、JK-FFの真理値表から図 6-8 のように、入力：J，K間に INV をいれ、D入力端子とすればよい。

また、同様に「T-FF」を構成するには、入力：J，Kをともに電源にプルアップし、クロック入力：Tに入力信号を印可すればよい。

なお、「T-FF」は、図 6-9 のように D-FFからも構成することができます。

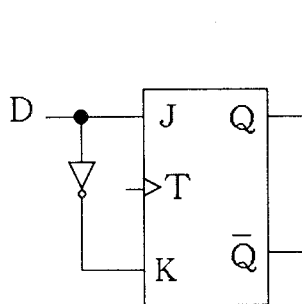


図 6-8 JK-FFの応用回路

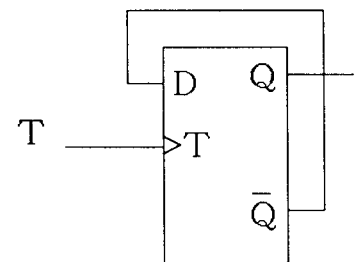
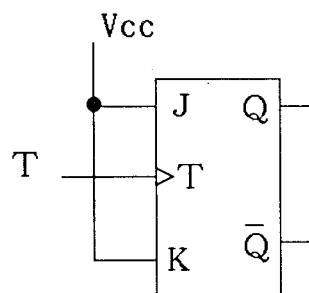


図 6-9 D-FFの応用回路

6. 2 順序回路の実験

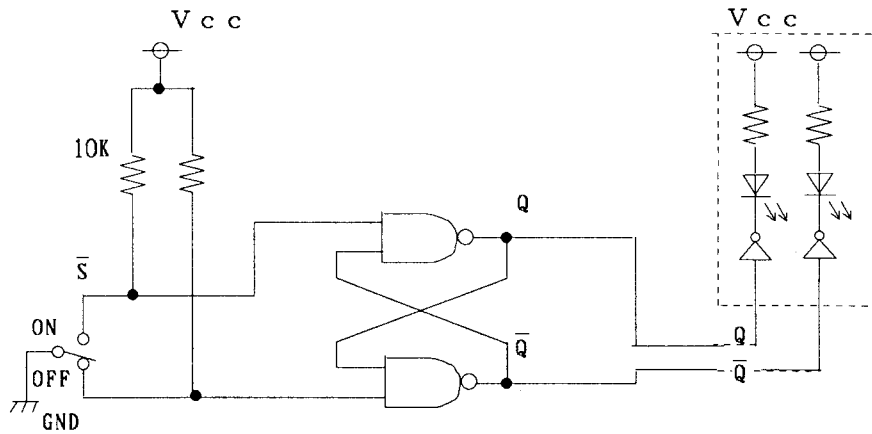
【実験6-1】RS-FF（チャタリング防止回路）の実験

〔目的〕

NANDゲートを用いてRS-FF（チャタリング防止回路）を構成し、スイッチ入力ON/OFFの時の回路の動作を確認する。

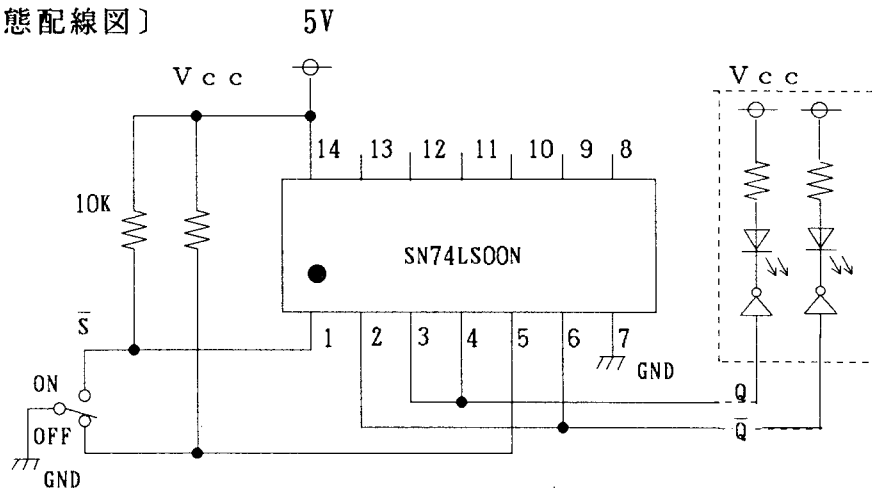
・使用デジタルIC：2入力NANDゲート（SN74LS00N）

〔接続回路図〕



(a)

〔実態配線図〕



(b)

図6-10 チャタリング防止RS-FF

〔実験方法〕

スイッチ入力をON/OFFの時、RS-FFの出力端子：Q、Q-barをデータ表示用LEDの『点灯』：H，『消灯』：Lの結果を、下記の真理値表に記入しましょう。

表6-4 チャタリング防止RS-FF

| スイッチ入力 | 出力 | |
|--------|----|-------|
| | Q | Q-bar |
| OFF | | |
| ON | | |

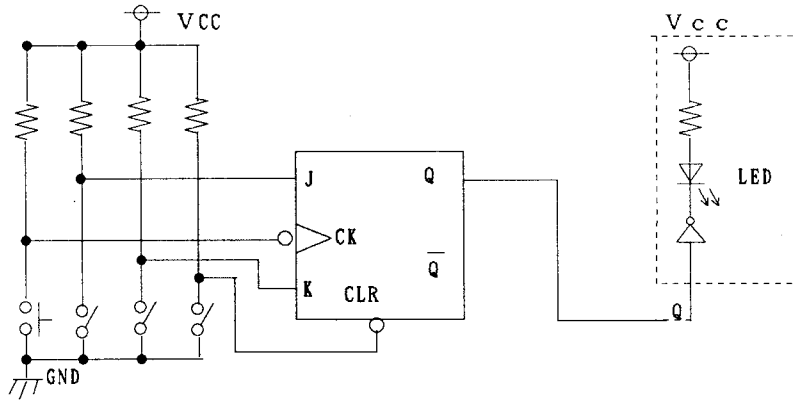
【実験6-2】 エッジトリガ形 JK-FFの実験

〔目的〕

エッジトリガ形 JK-FFのクロックパルスによる動作を確認します。

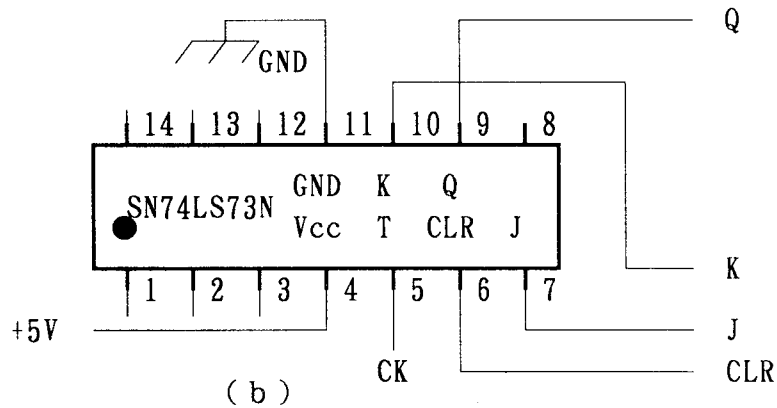
・使用デジタルIC：エッジトリガ形JK-FF（SN74LS73N）

〔接続回路図〕



(a)

〔実態配線図〕



(b)

図6-11 エッジトリガ形 JK-FFの実験回路

〔実験方法〕

エッジトリガ形JK-FFの入力端子：J，Kおよびリセット信号入力端子：CLRに真理値表の組み合わせにしたがって、データスイッチから『Lレベル』，『Hレベル』の信号に加え「パルス発生部」のプッシュスイッチからクロック入力端子：CKに、パルスを加えたとき（エッジに注意）、出力：Qをデータ表示用LEDの結果から真理値表に記入しましょう。

表6-5 JK-FFの真理値表

| 入 力 | | | | 出 力 |
|-----|---|---|----|-----|
| CLR | J | K | CK | Q |
| H | L | L | ↓ | |
| H | H | L | ↓ | |
| H | L | H | ↓ | |
| H | H | H | ↓ | |
| L | H | H | ↓ | |

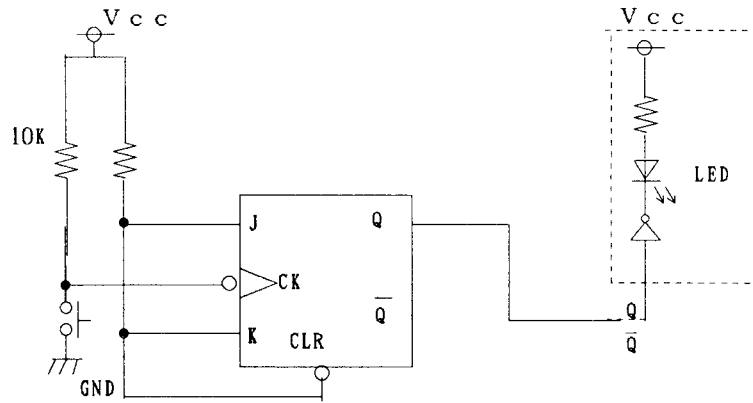
【実験 6 - 3】 T - F F の実験

〔目的〕

エッジトリガ形 JK - F F を T - F F に変換して、クロックパルスを加えたときの、T - F F の動作を確認します。

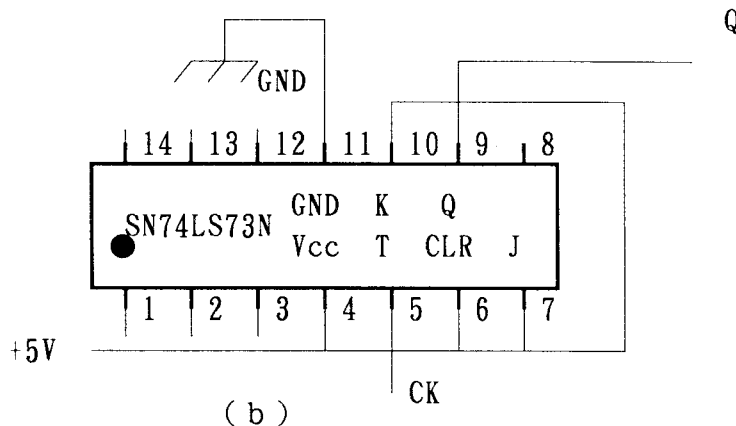
・使用デジタル I C : エッジトリガ形 JK - F F (SN74LS73)

〔接続回路図〕



(a)

〔実態配線図〕



(b)

図6-12 T - F F の実験回路

〔実験方法〕

エッジトリガ形 JK - F F の入力端子 : J , K を『Hレベル』 (第4モード) として、T - F F に変換します。

また、リセット信号入力端子 : CLR を『Hレベル』とします。

下図の「タイムチャート」にしたがって、「パルス発生部」のプッシュスイッチからクロック入力端子 : CK に、パルスを加えたとき、出力 : Q をデータ表示用 LED の結果から「タイムチャート」に記入しましょう。

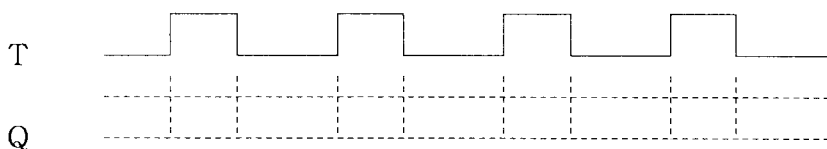


図6-13 T - F F のタイムチャート